

· 科学论坛 ·

后摩尔时代的微电子研究前沿与发展趋势^{*}

孙玲^{1†**} 黎明^{2†} 吴华强³ 周鹏⁴ 黄森⁵
张丽佳¹ 潘庆¹ 李建军¹ 张兆田¹

1. 国家自然科学基金委员会 信息科学部, 北京 100085
2. 北京大学, 北京 100871
3. 清华大学, 北京 100084
4. 复旦大学, 上海 200433
5. 中国科学院 微电子研究所, 北京 100029

[摘要] 集成电路是信息社会的基石, 当前集成电路的发展仅靠缩小器件尺寸已经难以为继, 未来格局将由后摩尔时代新器件技术决定, 其基础研究正面临着新材料、新结构、新原理等诸多挑战。基于国家自然科学基金委员会第 231 期双清论坛会议成果, 本综述围绕超越摩尔定律微电子发展路径中的核心问题, 总结了国内外集成电路领域近年来取得的主要研究进展, 探讨了以能效、功耗、复杂度、容错度为牵引的后摩尔时代微电子前沿研究方向, 分析了我国在该领域亟需关注和解决的重要基础科学问题。

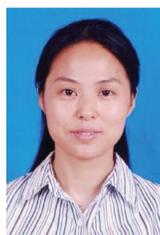
[关键词] 微电子; 集成电路; 摩尔定律; 后摩尔; 新器件; 科学问题

2019年4月12—13日, 国家自然科学基金委员会第 231 期双清论坛“超越摩尔定律的微电子发展路径”在北京召开。来自全国各高等院校、中国科学院各科研院所和中国电子科技集团公司等 24 家单位的 40 余名专家学者围绕神经形态器件、Beyond CMOS 器件、传感器件、射频与功率器件以及 DTCO 与 EDA 技术等议题展开深入研讨, 对未来 5~10 年国家自然科学基金如何支持微电子领域的研究工作提出了具体建议。

1 后摩尔时代微电子科学研究面临的重大机遇与挑战

1.1 微电子科学研究战略意义

自 1958 年第一块集成电路诞生以来, 以集成电路为核心的微电子技术被认为是信息社会发展的驱动器。微电子产业已经超过诸多传统产业, 发展成为全球经济增长的支柱产业, 越来越多的国家开始



孙玲 博士, 现任国家自然科学基金委员会信息科学部四处信息器件项目主任, 教授。



黎明 博士, 北京大学微纳电子学系教授, 主要从事纳米尺度 MOS 器件、三维集成工艺等研究, 作为课题负责人先后承担了国家 02 专项、科技部重点研发计划等多个重大科技课题, 至今发表学术论文 80 余篇, 获得国际授权专利 14 项。

重视其相关技术的发展。近年来, 我国微电子技术发展迅速, 涌现出以中芯国际、海思半导体、新潮科技等为代表的一批集成电路制造、设计与封测企业。

收稿日期: 2020-03-09; 修回日期: 2020-04-14

^{*} 本文根据第 231 期双清论坛会议内容整理

[†] 共同第一作者

^{**} 通信作者, Email: sunling@nsfc.gov.cn

然而,受限于技术、人才和资金等多方面的因素,我国微电子产业与美国等发达国家还有明显差距,从图 1^[1]给出的过去 20 年我国集成电路消费与生产对比曲线可以看出,集成电路的生产还远不能满足市场需求,仍旧要依赖于进口。

随着物联网、云计算、大数据、人工智能以及 5G 等新兴技术应用需求的快速增加,微电子产业在国民经济和国防建设中的战略地位日益凸显。2014 年 6 月,国务院印发的《国家集成电路产业发展推进纲要》中指出:集成电路产业是信息技术产业的核心,是支撑经济社会发展和保障国家安全的战略性、基础性和先导性产业。2018、2019 年中兴和华为相继被美国制裁的事件不仅暴露出美国对高新技术领域的防范,还充分说明了“关键核心技术是要不来、买不来、讨不来的。只有把关键核心技术掌握在自己手中,才能从根本上保障国家经济安全、国防安全和其他安全”^[2],同时也暴露了我国的高科技产业,特别是微电子产业,与世界先进水平的差距。发展自主产权的高科技产品,加快微电子产业的自主知识产权布局迫在眉睫。国家自然科学基金“十三五”发展规划在“学科布局与优先领域”中将微纳集成电路和新型混合集成技术列为优先资助领域之一。

1.2 微电子科学发展面临的挑战与机遇

自集成电路发明以来,其工艺技术一直遵循着摩尔定律不断进步,如今最小线宽已达到几个纳米,进入了量子物理和介观物理的范畴,由此产生了诸如费米钉扎、库仑阻塞、量子隧穿、杂质涨落及自旋

输运等物理现象^[3]。延续了五十余年的摩尔定律遇到的这些物理障碍,使得基于硅的 CMOS 技术依靠单纯尺寸缩小来提升集成度面临着物理原理和工艺技术的巨大挑战。另一方面,随着晶体管密度的增加,单位面积内的功耗也越来越大,由此产生的巨大热量严重影响了集成电路的高频性能和可靠性。例如,从 1997 年到 2010 年,CMOS 器件的栅长缩小了约 300 倍,但能耗密度增加了近 10 万倍,时钟频率只提高了 2000 倍左右^[4]。功耗已然成为微电子产业发展的另一挑战。

当前,微电子发展正处于理论技术变革迅猛的重要时期,延续摩尔定律(More Moore)和超越摩尔定律(More than Moore)是其发展的两个重要方面。一方面,为了延续摩尔定律,解决纳米尺度器件面临的短沟道效应、高泄漏电流和 60 mV/dec 的亚阈值摆幅限制等问题,以 FinFET 技术为标志的后摩尔时代新器件技术已经到来。CMOS 器件从平面进入三维 FinFET 时代是解决功耗问题的必然选择,而 FinFET 从发明到实用历时 14 年,到 2025 年,传统 CMOS 微缩可能面临终结,新原理、新结构或新材料的器件必将登上历史舞台,在这种机遇期,基础研究显得尤为重要。另一方面,当集成电路工艺达到 20nm 和 14nm 时,每百万门的成本非但没有继续下降反而略有上升^[5],单纯的缩小线宽失去了市场价值。超越摩尔定律则致力于在一个很小的空间内集成传感器件、射频器件、功率器件以及处理器等更多的功能来提高系统的集成度。单个芯片上的异质集

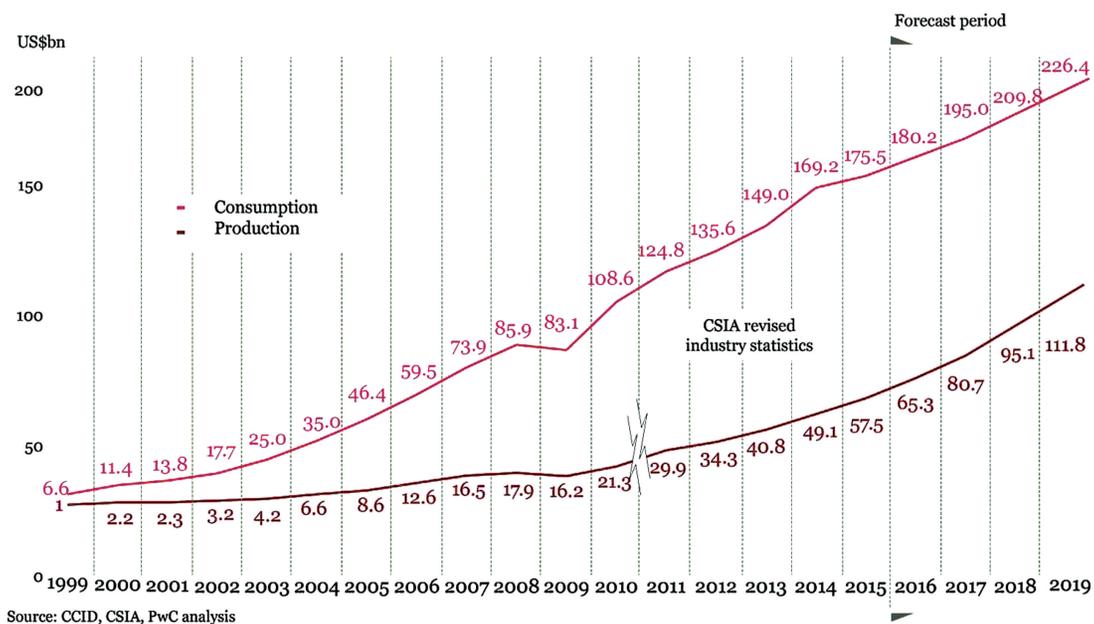


图 1 我国集成电路供需对比^[1]

成技术、系统级封装(SiP: System in Package)技术开始得到广泛关注,量子器件、自旋器件、神经形态器件等新型信息器件也逐步开始崭露头角。加强后摩尔时代微电子技术的基础研究,对未来微电子产业的发展及其产业格局意义深远。

2 微电子领域研究现状及重要成果

2.1 神经形态器件

2.1.1 人工突触器件的基本机理与发展现状

生物突触的特性表现在控制前后神经元连接的强度及突触强度的可塑性,受此启发,神经形态突触器件利用电子材料表现出的电阻特性模拟生物突触的连接强度,并且从外部电极端口对突触器件的电阻进行调制。按照突触器件所含有的端口数的不同,可以将突触器件分为两端器件、三端器件和多端器件等,其区别在于执行信号传递的路径和权重调制的路径不同。两端神经形态突触器件主要是忆阻器,根据机理不同可分为阻变存储器(RRAM)、相变存储器(PCM)、磁存储器(MRAM)等,这类器件的信号传递路径与权重调制路径为同一路径,均为上电极-下电极。三端人工突触器件包含浮栅晶体管(Floating-gate FET)、铁电晶体管(FeFET)、电化学存储器(ECRAM)或突触晶体管等,此类器件的信号传递路径与权重调制路径是不同的,其中信号传递路径为漏极-源极,而权重调制路径为栅极-源极。2008年*Nature*报道了首个实验制备出的神经形态突触器件——忆阻器^[6],2017年*Nature Materials*报道了利用扩散性的神经形态器件实现了突触可塑性^[7],2019年,*Science*报道了利用离子型浮栅存储器件进行神经形态计算等^[8]。

对于人工神经网络应用来说,人工突触器件的电学特性是其应用表现的决定性因素。突触器件的重要电学特性包括模拟电导状态数、高低阻比值、电导调制的线性度和对称性、电导稳定性、电导调制的耐用性和器件良率。前四个电学特性影响着应用的性能,其中模拟电导状态数决定每次电导调制的步长,高低阻比值影响器件所能存储的信息量,电导调制的线性度和对称性决定着神经网络应用训练时的收敛能力。后三个电学特性决定应用的鲁棒性,其中电导稳定性和电导调制的耐用性决定器件能否长时间的进行推理和训练操作,器件良率影响神经网络应用的可行性。目前,人工突触器件的工艺及材料组成还处于不断变化发展中。

2.1.2 人工神经元器件的基本机理与发展现状

要构成完整的神经网络,除了人工突触器件之

外,还需要可以模拟生物神经元功能的人工神经元器件。相比于突触神经形态器件的研究,神经形态器件的研究进展相对有限,其中一个主要原因是生物神经元的多样化发放行为难以通过现有器件以低功耗、低硬件成本的方式精准模拟。2013年,惠普实验室的研究人员在*Nature Materials*杂志上报道了两个莫特忆阻器以及电阻、电容元件模拟 Hodgkin-Huxley(HH)神经元功能的方法,其中每个莫特忆阻器与一个电容并联,分别代表了 HH 神经元模型中的钠离子和钾离子通道,这种方法相比传统 CMOS 神经元电路更易于小型化^[9]。IBM 苏黎世研究中心于 2016 年展示了随机相变神经元电路,用相变材料的结晶化过程代替传统 CMOS 神经元的电荷积累过程模拟神经元的积累发放特性,同时相变物理过程能有效模拟生物神经元带来的固有随机性,有助于支持生物启发的群体编码等功能^[10]。北京大学基于忆阻器和晶体管级联结构,用低硬件代价实现了视网膜神经元的积累发放功能,并搭建了基于此神经元的视网膜边缘检测网络,实现了图像处理功能^[11]。

2.1.3 神经形态器件集成与应用

神经形态器件规模化集成是其实现大规模应用的关键,而规模化集成受器件的制备工艺与 CMOS 工艺的兼容性等因素制约。目前,大部分基于无机材料的神经形态器件均能与 CMOS 工艺兼容。从国际前沿研究来看,面向神经形态器件的芯片集成规模一直在上升,由 1k 发展至最近的 4M。最近的国际电子学权威期刊*Nature Electronics*报道了 64 个突触器件和 8 个神经元器件组成全神经形态器件的神经网络,并完成了图案分类的演示^[12]。清华大学 2020 年在*Nature*杂志上报道了基于多个忆阻器阵列的存算一体硬件系统,每个阵列集成了 2k 个突触器件,成功部署了多层卷积网络,结合混合训练的方法,在手写数字集上识别准确率高于 96%,同时能效比 Tesla V100 GPU 高出 110 倍^[13]。由于神经形态器件支持三维集成,未来的器件密度将进一步提高,从而能够完成更复杂的应用。

2.2 Beyond CMOS 器件

2.2.1 低功耗自旋电子学器件及芯片研究进展

相比传统 CMOS 器件而言,自旋电子学器件在尺寸微缩上不会受到物理效应的限制,存储密度不断提高。同时,自旋电子学器件具有极低的操作功耗,数据写入速度可小于 1 纳秒,非常有潜力替代 SRAM 和 DRAM 作为数据处理芯片的主存储器,

解决逻辑运算单元与数据存储单元间的速度失配问题。在后摩尔时代,自旋电子学器件必将会扮演重要的角色。然而,自旋电子学存储器件同样面临一些技术难题:(1)数据写入时,电流密度会大幅度升高,会造成读写干扰及器件击穿等可靠性问题;(2)高阻态与低阻态间的比值不够高,局限在 2.5 以下,造成较高的读取错误率。

2.2.2 基于二维层状半导体的新型逻辑存储架构

新型二维层状半导体具有原子层级别的厚度,单层情况下其厚度可小于 1nm。当采用二维层状半导体作为晶体管沟道时,可以大幅度削弱小尺寸下的短沟道效应,从而降低漏电流;同时,二维层状半导体具有完备的材料体系和丰富的能带结构,从而可以从能带设计出发开展新机理电子器件研究。并且二维层状半导体的表面不存在悬挂键,当二维层状半导体之间进行相互堆叠时,不会存在晶格失配的问题。2019 年 *Nature* 评述论文指出:二维层状半导体材料非常有潜力使得摩尔定律进一步向前推进。

目前,基于二维层状半导体的新型逻辑存储架构已经取得了一定的突破性进展。通过能带设计,基于二维层状半导体异质结结构的半浮栅存储器在实现数据高速写入的同时,数据可保持长达 10s 的时间(准非易失数据存储)^[14],引入局域场后,数据保持能力还可大幅提高 535%^[15]。同时,这一结构在采用纳米探针调控异质结极性后,光电探测响应率提高 300 倍^[16]。利用单个二维层状半导体晶体管实现的逻辑门,相比 CMOS 工艺技术,有效减少了晶体管的使用数量,提升了面积使用效率。不仅如此,逻辑运算结果还可进行原位存储,不再需要通过数据总线进行传输,实现数据计算与存储的一体化集成^[17]。将这一新结构用于 SRAM 集成中,成功实现了目前集成电路研究领域中最少构建单元的 2T2R SRAM^[18]。

然而,二维层状半导体的规模化应用还需要攻克许多难关,比如大面积二维层状半导体的高质量生长、可控性掺杂等。

2.2.3 极端条件下 CMOS 与半导体量子器件研究进展

当前各种新型应用场景对电子器件的要求日益苛刻:更低的功耗、更低的噪声、更快的响应速度以及更强的环境适应能力等。例如,对于太空探测应用环境而言,传统的 CMOS 器件温度工作区间为零下 55℃至 125℃,而太阳系各行星表面的最低温度

可达零下 229℃、最高温度可达 175℃,器件必将面临严重失效的问题。同时太空中器件会受到高辐照效应影响,例如单粒子效应、电离总剂量效应以及位移损伤效应等,同样会造成器件失效。因此,需要充分利用新型材料以及新型结构在极端环境下的性能优势开发新型元器件,并搭建极端工作环境对器件的性能进行验证与改善。

相比于从材料和结构上改进电子元器件在极端条件下的性能,充分利用量子效应等新型原理开发新型元器件同样也是当前的研究热点之一。继法国格勒诺布尔大学成功研制 2 位半导体量子处理器之后,谷歌公司又推出 72 位的超导量子处理器,展现了量子器件在数据处理上的巨大应用潜力。除了量子处理器以外,近年来,关于量子随机数发生器、量子参数放大器、量子传感器、单色光源、纠缠光源等量子功能器件的研究层出不穷,部分甚至已经商用化^[19-21]。我国在量子器件应用上也取得了一定的成果,例如中国科技大学与本源量子合力研制的量子参数放大器,温度噪声低于 400 mK,接近标准量子噪声极限水平^[22]。

2.3 面向全方位智能感知的传感器件

早期的微传感器主要基于在集成电路制造工艺基础上发展起来的平面加工技术,三维微加工技术的发展促进了多种新型微器件的诞生,纳米科学技术的进步及其与微加工技术的结合推动了微纳传感器的发展,传感技术与集成电路、无线通信、信息处理等技术交叉融合促进了无线传感器网络和物联网的兴起。人工智能技术的发展,有望进一步推动智能感知和智能控制技术的进步。智能传感器的发展呈现以下趋势:

(1)从单一的物理感知发展到全方位感知。传感器从物理传感器发展到光传感,再到生化传感器,并与人工智能等信息技术深度融合,形成智能传感系统。

(2)微纳传感器从中低精度向高精度发展。随着技术的进步,近年来惯性传感器等微纳传感器从中低精度向高精度、高附加值发展。例如,借助 Micro-PNT 计划,美国波音公司将 MEMS 陀螺精度推进到 0.1°/h 以内。超灵敏传感器可以实现单光子、电子电量、分子质量和声子测量,为基础物理研究、量子计算机和量子通讯等提供了有力的工具,并形成高端仪器设备。

(3)微纳制造技术进一步发展。作为实现微器件与微系统的基础,微纳加工、封装技术不断发展。

加工特征尺寸和精度从微米向纳米发展,逐步趋近于集成电路的加工尺度,结构上将从单层准三维结构向多层复杂三维结构发展。

(4) 集成化芯片系统更加受到重视。进入 21 世纪以来,集成化芯片系统,即将敏感器件、微执行器、专用集成电路(ASIC)与微能源(micro power)等集成在同一芯片上,不仅可以大大降低系统的体积和功耗,还可以提高系统的性能与可靠性,已经成为微电子领域和传感器领域的热门方向,也是世界各国争相发展的重要战略方向之一。

2.4 功率与射频器件

2.4.1 功率半导体材料与器件

功率半导体芯片是超越摩尔定律的重要组成部分,制造功率半导体芯片的材料从传统的 Si 向以 SiC、GaN 为代表的宽禁带半导体材料发展,此外,近年来出现的超宽禁带半导体 Ga_2O_3 和金刚石拥有近 5~10 倍于 GaN 和 SiC 的 Baliga 指数,成为下一代理想的功率半导体器件材料。

大尺寸 Si 基 GaN 是目前 GaN 基功率半导体器件以及 Si 与 GaN 器件异质集成的主要平台,主要得益于:(1) 晶圆尺寸的增大使单位面积材料的成本不断降低,目前 Si 基 GaN 外延能实现 12 英寸,基于蓝宝石(散热较差)和 SiC 衬底的晶圆主要为 6 英寸,且 SiC 成本较高;(2) 可兼容 CMOS 工艺,有效降低 GaN 功率电子器件的制造成本^[23];(3) 利用 Si 基 GaN 平台有望实现 GaN 功率器件、射频器件和 Si 逻辑控制电路及驱动 IC 的单片集成^[24,25]。尽管美国康奈尔大学基于 GaN 的强极化效应实现了 P 型沟道的 GaN 外延结构^[26],但二维空穴气(2DHG)的迁移率偏低,需要从能带调控和载流子散射机制方面探索制约 2DHG 输运特性的科学问题,为推动 Si 基 GaN 类 CMOS 器件乃至 Si 与 GaN 的异质集成奠定物理基础。另一方面, Si 与 GaN 两种不同半导体器件的集成,不仅涉及两种材料的外延兼容性和界面控制问题, Si-CMOS 和 GaN-HEMT 的工艺和器件结构的多维度兼容性也是实现多功能智能功率器件的瓶颈。

在超宽禁带材料和器件方面,我国与国际水平正处于并跑状态,其中,氧化镓电力电子器件亟需解决沟道外延材料质量差、界面态密度高、欧姆接触电阻大、器件的功率指数过低以及难以实现增强型器件等核心科学问题。由于金刚石的 P 型与 N 型较难掺杂等因素,需要开展金刚石超宽禁带半导体外延生长、掺杂技术及核心装备研究,金刚石缺陷和杂

质的表征与抑制方法研究以及氢终端金刚石表面导电稳定性研究等。

2.4.2 微波毫米波、太赫兹器件

学术界和产业界对 GaN 材料和 GaN 基 HEMT 器件进行了多年的研究,但目前器件的特性仍不理想,尤其是功率指标方面。目前比较成熟的毫米波功率器件主要采用 AlGaN 势垒来解决击穿电压低的问题,但由于 AlGaN 势垒材料较厚,高频情况下短沟道效应引起的关态特性恶化导致其效率下降明显。为克服短沟道效应,国际上也同时发展了采用 AlN、InAlN、InAlGaN 势垒和 N 面 GaN 等异质结构,利用其超薄势垒或背势垒的优势制作高频、超高频器件,但由于 AlN、InAlN 势垒过薄以及 N 面 GaN 表界面态难以调控等条件的制约,器件工作电压和输出功率受到限制。此外,受材料生长质量的限制,器件关态漏电较大、工作效率减低,造成整体功率特性并不理想。

针对毫米波功率器件效率的瓶颈问题,我国学者在采用低损伤刻蚀工艺的基础上,采用自对准低温等离子体表面氧化技术,有效抑制了超薄势垒厚度引起的泄露电流增加现象及器件超短沟道所引起的短沟效应等问题。制备的栅长 100 nm 的 AlGaN/GaN 毫米波器件,关态漏电低至 10^{-9} A/mm 量级^[27]。

2.5 DTCO 与 EDA 技术

集成电路的发展一直与电子设计自动化(EDA: Electronic Design Automation)技术相伴而行,无论是集成电路的前端设计还是后端设计,都离不开 EDA 工具的支持。随着微电子工艺技术的持续进步和集成电路规模的不断扩大,EDA 的重要性急剧增加,当前其面临的问题主要有:

(1) 设计工艺协同优化方法(DTCO: Design Technology Co-Optimization)。设计与工艺协同优化是当前先进微电子技术中一个关键且紧迫的课题。DTCO 的提出与纳米尺度 CMOS 技术中出现的一个重要科学问题密切相关,即器件的随机涨落,称为统计涨落性或可变性(variability)。DTCO 通过在先进工艺节点的研发初期,引入电路单元性能-功耗-面积-成本(PPAC)和良率(yield)的新要求,协同制造-设计-EDA 三方信息,从而实现对产品的有效评估。目前 DTCO 方法流程和相关技术正处于不断探索中。

(2) 敏捷设计方法。集成电路芯片从构想到成品不仅时间长而且资本投入大,为此,美国 DARPA 在电子复兴计划中提出了 IDEA 项目,研究通过机

器学习等方法以及高层次描述提升集成电路设计效率和能力,最终实现非专业化电子系统自动设计。

(3) 存算一体设计方法学。存算一体设计方法是克服存储-计算分离的有效手段,可实现更高的吞吐率和能效,满足人工智能、物联网、超算等应用的数量级能效提升。在 EDA 工具方面,目前需要解决图计算等新计算范式的自动编译和近存计算自动编译等问题。

3 后摩尔时代微电子领域未来的主要研究方向和科学问题

针对目前我国集成电路芯片领域存在的瓶颈和未来发展趋势,与会专家学者坚持基础研究与产业需求相结合,以解决相关基础问题为目标,经过深入研讨和分析,凝练了后摩尔时代微电子发展的重大关键科学问题,提出未来 5~10 年微电子学科在以下几个方向的发展建议:

(1) 神经形态计算方向:一方面注重神经形态器件与集成技术研究,揭示材料物性与器件神经形态特性的内在关联、神经形态器件多场输运机理与调控机制,探索神经形态器件大规模互联与类脑集成架构等。另一方面关注类脑芯片与智能系统研究,掌握器件非理想因素对智能系统的影响规律,优化材料-器件-电路-架构协同设计方法,创新脑启发的新原理神经网络与算法等。

(2) Beyond CMOS 器件方向:需要深入探究与硅融合的新材料多参数调控规律,面向能效提升的新器件机理;研制非易失自旋存算一体器件及芯片,基于二维半导体本征材料特性的新原理器件以及半导体量子芯片与量子计算系统等。

(3) 智能传感器件方向:超高灵敏传感器的材料、原理和跨尺度集成,面向复杂传感量的多域、多场传感器的异质异构集成,多传感器、微能源、电路三维异质异构巨集成设计与制造,复杂多传感信号的智能处理,针对多样化应用的生物学、信息科学、机械学交叉融合以及面向物联网和健康医疗应用的多传感器集成微系统都是有待深入研究的问题。

(4) 功率与射频器件方向:一方面需要深入开展基于新材料、新结构和新原理的功率半导体器件和集成研究,包括超结功率 MOS 器件的三维电荷平衡机理,宽禁带和超宽禁带半导体器件的表界面态钝化与界面态起源,载流子输运以及抗辐照特性以及兼容 CMOS 的宽禁带半导体智能功率芯片与

异质集成等。另一方面需要继续开展面向下一代移动通信的射频器件和芯片研究,包括高效微波毫米波太赫兹器件与集成电路, GaN 微波毫米波大功率器件在高压大动态、高温、重离子辐照条件下的可靠性失效机理以及多物理场条件下的电磁兼容等。

(5) EDA 和 DTCO 方向,需要从 EDA 中的机器学习方法、面向新架构新电路的设计方法学、基于新器件的电路和系统架构自动设计以及新器件模型和设计工艺协同优化方法等多方面开展研究。

4 总结与展望

器件的基础创新是微电子产业发展的基石,随着摩尔定律推进并达到物理极限,基于新原理、新材料和新结构的半导体器件引发集成电路工艺变革,后摩尔时代已然到来。本次论坛研讨了超越摩尔定律的核心研究内容和重要的前沿进展,展望了超越摩尔定律的低功耗、多样化、智能化器件及其与材料、架构的协同设计研究对后摩尔时代微电子路径的突破性和颠覆性前景,初步凝练了超越摩尔定律发展路径上的基础科学问题和关键挑战,从交叉、融合、协同等角度提出了前沿性和战略性的重点发展方向,对促进我国微电子前沿研究再上新台阶起到积极推动作用。

致谢 国家自然科学基金委员会第 231 期双清论坛共同主席黄如院士、李树深院士、黄维院士、刘明院士、俞大鹏院士、杨德仁院士,论坛秘书组成员杨玉超、郭国平、李志宏、蒋兴宇、张进成、杨军、姜向伟以及出席论坛的所有专家学者共同凝练了我国微电子领域今后的前沿研究方向和亟需关注的重要基础科学问题,再次深致谢忱!同时,衷心感谢国家自然科学基金委员会政策局、工程与材料科学部对本次论坛的支持!

参 考 文 献

- [1] PWC Analysis. China's Semiconductor Industry. (2017-11-15)/[2020-2-28]. <https://www.pwc.com/gx/en/industries/technology/chinas-impact-on-semiconductor-industry/chinas-semiconductor-industry.html>
- [2] 习近平:在中国科学院第十九次院士大会、中国工程院第十四次院士大会上的讲话. (2018-5-28)/[2020-2-28]. http://www.cae.cn/cae/html/main/coll/2018-05/28/20180528213245693444792_1.html

- [3] 王阳元, 王永文. 微纳电子学科/产业发展历史及规律. 中国科学: 信息科学, 2012, 42(12): 1485—1508.
- [4] 黄如, 黎明, 安霞等. 后摩尔时代集成电路的新器件技术. 中国科学: 信息科学, 2012, 42(12): 1529—1543.
- [5] 王阳元. 加强科技创新是发展我国集成电路产业的关键. 中国集成电路, 2013, 166: 18—23.
- [6] Strukov DB, Snider GS, Stewart DR, et al. The missing memristor found. *Nature*, 2008, 453(7191): 80—83.
- [7] Wang ZR, Joshi S, Savel'ev SE, et al. Memristors with diffusive dynamics as synaptic emulators for neuromorphic computing. *Nature Materials*, 2017, 16: 101—108.
- [8] Fuller EJ, Keene ST, Melianas A, et al. Parallel programming of an ionic floating-gate memory array for scalable neuromorphic computing. *Science*, 2019, 364(6440): 570—574.
- [9] Pickett MD, Medeiros-Ribeiro G, Williams RS. A scalable neuristor built with Mott memristors. *Nature Materials*, 2012, 12(2): 114—117.
- [10] Tuma T, Pantazi A, Le Gallo M, et al. Stochastic phase-change neurons. *Nature Nanotechnology*, 2016, 11(8): 693—699.
- [11] Bao L, Kang J, Fang YC, et al. Artificial shape perception retina network based on tunable memristive neurons. *Scientific Reports*, 2018, 8: 13727.
- [12] Wang ZR, Joshi S, Savel'ev S, et al. Fully memristive neural networks for pattern classification with unsupervised learning. *Nature Electronics*, 2018, 1(2): 137—145.
- [13] Yao P, Wu HQ, Gao B, et al. Fully hardware-implemented memristor convolutional neural network. *Nature*, 2020, 577(7792): 641—646.
- [14] Liu CS, Yan X, Song XF, et al. A semi-floating gate memory based on van der Waals heterostructures for quasi-non-volatile applications. *Nature Nanotechnology*, 2018, 13(5): 404—410.
- [15] Ding Y, Liu L, Li JY, et al. A semi-floating memory with 535% enhancement of refresh time by local field modulation. *Advanced Functional Materials*, 2020, DOI: 10.1002/adfm.201908089.
- [16] Wu GJ, Tian BB, Liu L, et al. Programmable transition metal dichalcogenide homojunctions controlled by nonvolatile ferroelectric domains. *Nature Electronics*, 2020, 3(1): 43—50.
- [17] Liu CS, Chen HW, Hou X, et al. Small footprint transistor architecture for photoswitching logic and in situ memory. *Nature Nanotechnology*, 2019, 14(7): 662—667.
- [18] Li J, Zhou P, Li J, et al. High area-efficiency low-power SRAM cell with 2 transistors and 2 resistors. *IEEE International Electron Devices Meeting (IEDM)*, 2019.
- [19] Gong M, Chen MC, Zheng YR, et al. Genuine 12-qubit entanglement on a superconducting quantum processor. *Physical Review Letters*, 2019, 122(11): 110501.
- [20] Liu Y, Zhao Q, Li MH, et al. Device-independent quantum random-number generation. *Nature*, 2018, 562(7728): 548—552.
- [21] Yu Y, Ma F, Luo XY, et al. Entanglement of two quantum memories via fibres over dozens of kilometres. *Nature*, 2020, 578(7794): 240—245.
- [22] 本源量子. 量子参数放大器 IMPA. (2019-3-9)/[2020-2-28]. <http://originqc.com.cn/website/productDetail.html?id=244&bannerId=158>.
- [23] Peralagu U, Jaeger BD, Fleetwood DM, et al. CMOS-Compatible GaN-Based devices on 200mm-Si for RF applications: integration and performance. *IEEE International Electron Devices Meeting (IEDM)*, 2019.
- [24] Huang S, Liu XY, Wang X, et al. Ultrathin-Barrier AlGaIn/GaN Heterostructure: A recess-free technology for manufacturing high-performance GaN-on-Si power devices. *IEEE Transactions on Electron Devices*, 2018, 65(1): 207—214.
- [25] Then HW, Dasgupta S, Radosavljevic M, et al. 3D Heterogeneous integration of high performance high-k metal gate GaN NMOS and Si PMOS transistors on 300mm high-resistivity Si substrate for energy-efficient and compact power delivery, RF (5G and beyond) and SoC applications. *IEEE International Electron Devices Meeting (IEDM)*, 2019.
- [26] Chaudhuri R, Bader SJ, Chen Z, et al. A polarization-Induced 2D hole gas in undoped gallium nitride quantum wells. *Science*, 2019, 365(6460): 1454—1457.
- [27] Wu S, Ma XH, Yang L, et al. A millimeter-wave AlGaIn/GaN HEMT fabricated with transitional-recessed-gate technology for high-gain and high-linearity applications. *IEEE Electron Device Letters*, 2019, 40(6): 846—849.

Frontiers and Trends of Microelectronics in Post Moore Era

Sun Ling^{1*} Li Ming² Wu Huaqiang³ Zhou Peng⁴ Huang Sen⁵

Zhang Lijia¹ Pan Qing¹ Li Jianjun¹ Zhang Zhaotian¹

1. *Department of Information Sciences, National Natural Science Foundation of China, Beijing, 100085*

2. *Peking University, Beijing, 100871*

3. *Tsinghua University, Beijing, 100084*

4. *Fudan University, Shanghai, 200433*

5. *Institute of Microelectronics, Chinese Academy of Sciences, Beijing, 100029*

Abstract As the foundation stone of modern information society, the development of integrated circuit nowadays is difficult to be continued only by reducing the device size but the new device technologies in post Moore era. Therefore, the fundamental research of integrated circuit is facing many new challenges, such as new materials, new structures and new principles. Focusing on the core issues of microelectronics development beyond Moore's Law such as energy efficiency, power consumption, complexity and fault tolerance, this review summarizes the recent main research progress in integrated circuit domestic and abroad, explores the frontier directions of microelectronics in post Moore era according to the discussion on the 231st Shuangqing forum of NSFC. Finally, the key scientific problems in this field are put forward, which should be paid close attention to and solved by Chinese researchers.

Keywords microelectronics; integrated circuit; Moore's Law; post Moore; new device; scientific issues

(责任编辑 齐昆鹏)

* Corresponding Author, Email: sunling@nsfc.gov.cn